

Napraviti projekat sistema sa sledećim zahtevima.

Za osnovu sistema automatizacije procesa proizvodnje predviđen je jedan centralni standardni opštenamenski industrijski kontroler sa 32-bitnom unutrašnjom arhitekturom. Proširenje mogućnosti kontrolera obavlja se preko standardne kvazisinhrona 32-bitne sistemske magistrale koji ima mogućnosti izvođenja instrukcija sa 8, 16 i 32-bitnim operandima, odnosno memorijski prostor vidi i u rečima dužine 8, 16 i 32 bita.

U tu svrhu kao posebni izlazni kontrolni signali na sistemskoj magistrali postoje signali SIZ1 i SIZ0, aktivni za sve vreme trajanja magistralnog ciklusa, čije značenje je:

SIZ1 = 1, SIZ0=1 računar radi sa 32-bitnim operandom koji je obavezno na adresi sa adresnim linijama A0=0 i A1=0.

SIZ1 = 1, SIZ0=0 računar radi sa 16-bitnim operandom koji je obavezno na parnoj adresi, i ide po delu magistrale podataka D₀.. D₁₅., ako je A1=0, odnosno D₁₆.. D₃₁ ako je A1=1. Adresna linija A0=0. SIZ1 = 0, SIZ0=1 računar radi sa 8-bitnim operandom pri čemu osmobitni operandi idu po delu magistrale određenom adresama A0 i A1.

Da bi se ispravno priključili različiti periferni uređaji na sistemsku magistralu oni moraju da kontrolišu dva za računar ulazna kontrolna signala ACK0 i ACK1 sa aktivnim nivoima čije značenje je:

ACK1 = 0 i ACK0 = 0 računar ubacuje stanja čekanja u tekući magistralni ciklus;

ACK1 = 0 i ACK0 = 1 periferija je ispravno završila magistralni ciklus sa 8-bitnim operandom;

ACK1 = 1 i ACK0 = 0 periferija je ispravno završila magistralni ciklus sa 16-bitnim operandom;

ACK1 = 1 i ACK0 = 1 periferija je ispravno završila magistralni ciklus sa 32-bitnim operandom;

Prekid računara je vektorskog tipa. Prekidi INT1 do INT8 se na prekidni ulaz računara osetljiv na nivo, multipleksiraju preko kontrolera prekida povezanog na sistemsku magistralu. Kontroler prekida prihvata prekide sa aktivnim nivoom. Sistem treba realizovati tako da se obezbedi prihvatanje svih prekidnih zahteva u slučaju pojave višestrukih zahteva za prekidima, pri čemu težiti da vreme reakcije na prekidni zahtev bude što kraće.

Rad računara se kontroliše posebnom kontrolnom logikom koja resetuje računar u slučaju kada je došlo do neregularnog rada programa, ili neregularnog rada procesora. Neregularan rad procesora se detektuje i ako za vreme važećeg magistralnog ciklusa je SIZ1 = 0, SIZ0=0.

Rad sistemske magistrale se proverava na taj način što posebna kontrolna logika, povezana na sistemsku magistralu meri očekivano vremene događaja na sistemskoj magistrali. Ako se akcija ne pojavi posle tačno određenog vremena, što računar može da zadaje i menja sa rezolucijom od 10 bita, kontrolna logika obaveštava računar generisanjem prekidnog signala preko kontrolera prekida.

U procesu proizvodnje su identifikovana različita radna mesta koja se mogu podeliti u više kategorija, ali je ustanovljeno da je za njih potrebno pet različitih grupa uređaja.

Dve grupe uređaja su priključene na standardnu 8bitnu paralelnu produžnu magistralu sa zajedničkom adresnom i magistralom podataka sa setom kontrolnih signala M, I/O, S i ACK i automatskim završetkom zahtevanog ciklusa. Da bi se dodatno zaštitio prenos preko magistrale dodata je još jedna bidirekciona linija preko koje se prenosi bit parnosti (broj jedinica na linijama za adrese-podatke je paran) Paralelni adapter automatski generiše u izlaznom ciklusu bit parnosti a periferije proveravaju, dok u ulaznom ciklusu periferije generišu bit parnosti a paralelni adapter proverava. Paralelni adapter koji formira produžnu magistralu obaveštava računar o završetku ciklusa preko statusnog registra. Paralelni adapter i periferije na produžnoj magistrali prekidom INT1 obaveštavaju računar ako je detektovana neispravna poruka na osnovu bita parnosti.

Jedna grupa uređaja, prva grupa, sa maksimalno 10 uređaja, se nalazi u blizini centralnog računara i koristi se za vezu sa operatorima sistema. Svako radno mesto je opremljeno tastaturom sa 120 elektromehaničkih tastera, kao i inteligentnim alfanumeričkim LCD displejem (10redova sa po 16karaktera; ukupno 160 karaktera). Pristup displeju je preko sinhrona serijske I²C magistrale koja podržava *burst* režim rada. Sva radna mesta iz ove grupe preko zajedničke linije za prekid INT2 obaveštavaju računar ako je pritisnut neki taster (prioritet prekida određen je ulančavanjem). Računar treba da dobije informaciju o svim istovremeno pritisnutim tasterima.

Preko iste paralelne produžne magistrale sa računarom komuniciraju i uređaji iz druge grupe, kojih ima maksimalno 10. To su radna mesta koja su opremljena sa dva koračna motora koji se koristi kao pozicioni aktuatori xy koordinatnog plotera. Broj koraka od jednog do drugog krajnjeg položaja je 1024, kada osovina

koračnog motora napravi 16 punih krugova. U okviru ovih radnih mesta nalazi se specijalizovani hardver koji preko zajedničke linije za prekid INT3 (prioritet prekida određen je ulančavanjem) obaveštava računar o dostizanju krajnjih položaja sistema detektovanih mikroprekidačima. Postoji mogućnost da se spoljnim delovanjem ometa kretanje pera plotera. Osovina koračnog motora je dostupna. Realizovati hardverski uređaj koji će u slučaju detekcije ometanja poslati prekid INT3 ka centralnom računaru. Hardverski i softverski obezbediti da po dostizanju krajnjih položaja sistema, sistem ne sme da nastavlja kretanje u istom smeru. U okviru ovih radnih mesta se nalaze i dva statusna 8 bitna prihvatna registra čiji se izlazi koriste za selekciju i upravljanje perima za pisanje.

Ostala radna mesta su podeljena u tri grupe, treću, četvrtu i petu sa maksimalno 10 uređaja po grupi. Sa računarom komuniciraju preko standardne poludupleske asinhronne serijske magistrale koja je galvanski izolovana od svakog uređaja kao i od centralnog računara (postoji posebno napajanje za magistralu). Radi povećanja pouzdanosti prenosa podataka uvodi se EHO protokol.

U trećoj grupi se nalaze radna mesta na kojima se sa:

- jednim 10-bitnim A/D konvertorom sa sukcesivnim aproksimacijama, trajanja konverzije 10us, mere četiri analogne veličine čija je dinamika promene veća od 1LSB/us;

- jednim 10-bitnim D/A konvertorom postavlja jedna izlazna analogne veličine.

U okviru ove grupe treba obezbediti "brzu" inicijalizaciju svih izlaznih analognih veličina na softverski i/ili hardverski programabilnu vrednost koja može biti različita za različite izlaze. Takođe je bitan fazni stav između generisanih izlaznih napona. Objekti upravljanja iz ove grupe šalju prekid računaru preko zajedničke linije INT4 (prioritet prekida određen je ulančavanjem) ako je bilo koji ulazni napon veći od 95% vrednosti referentnog napona u neprekidnom trajanju od 10 ms.

U četvrtoj grupi se nalaze radna mesta na kojima se sa dva jednosmerna motora, koji mogu da se pokreću u oba smera, pozicionira pokretna platforma u dva pravcu. Na osovini jednosmernih motora montirani su inkrementalni enkodori koji omogućuju centralnom računaru očitavanje brzine obrtanja motora. Brzina motora se kontroliše impulsno širinskom modulacijom (perioda impulsa je konstanta a menja se samo širina impulsa sa 8 bitnom rezolucijom). Od interesa je merenje i malih i velikih brzina sa rezolucijom od 8 bita. Na platformu su montirana dva linerana inkrementalna enkodera koji računaru omogućuje čitanje pozicije sistema. Od interesa je merenje apsolutne pozicije sa rezolucijom 10 bita. U okviru ovih mernih mesta nalazi se specijalizovani hardver koji preko zajedničke linije za prekid INT5 obaveštava računar o dostizanju krajnjih položaja sistema (prioritet prekida određen je ulančavanjem) kada je potrebno automatski zaustaviti motor. Takođe se preko prekida INT5 obaveštava računar ako se sistem ne pokreće. U incidentnim situacijama potrebno je istovremeno zaustaviti sve motore iz ove grupe.

U petoj grupi se nalaze uređaji u kojima se kontroliše stanje 16 digitalnih izlaza i 16 digitalnih ulaza koji se nalaze na nepoznatom naponskom potencijalu. Neophodno je obezbediti da računar u incidentnim situacijama ima mogućnost da sve digitalne izlaze postavi na istu programabilnu vrednost. Digitalni izlazi treba da kontrolišu digitalni signal koji predstavlja uključenje i isključenje naizmeničnog napona 230V na uređajima sa maksimalnom strujom 100A. Provera da li je ulazni signal važeći se obavlja hardverski u okviru radnog mesta. Ako se desi bilo koja promena digitalnih ulaza radna mesta obaveštavaju računar preko zajedničke linije za prekid INT6 (prioritet prekida određen je ulančavanjem).

SIAR i SIAT, PIA, na strani računara, su sa računarom povezani preko systemske magistrale.

Opštenamenski mikokontroler koji je na raspolaganju za realizaciju delova sistema je bez spoljne magistrale, sa ugrađenim standardnim SIA, četiri 8-bitna paralelna kvazibidirekciona bitadresibilna porta i jednim "free running" brojačem sa više "output compare" i "input capture" registara koji se mogu konfigurisati da koriste bilo koji bit paralelnog porta. Mikrokontroleri imaju dovoljnu količinu ROM i RAM memorije

Rad paralelne produžne i serijske magistrale se proverava na taj način što posebne kontrolne logike, povezane na fizički kraj odgovarajuće magistrale mere očekivana vremena odgovarajućih akcija. Ako se akcija ne pojavi posle tačno određenog fiksnog, hardverski zadatog vremena, kontrolna logika obaveštava računar generisanjem prekidnog signala.

Rad svih mikrokontrolera se kontroliše posebnom kontrolnom logikom koja resetuje mikrokontroler u slučaju neregularnog rada programa mikrokontrolera.